

**ОПИСАНИЕ
ИЗОБРЕТЕНИЯ
К ПАТЕНТУ**
(12)

РЕСПУБЛИКА БЕЛАРУСЬ



(19) **ВУ** (11) **3674**
(13) **С1**
(51)⁶ **G 06F 7/49**

ГОСУДАРСТВЕННЫЙ ПАТЕНТНЫЙ
КОМИТЕТ РЕСПУБЛИКИ БЕЛАРУСЬ

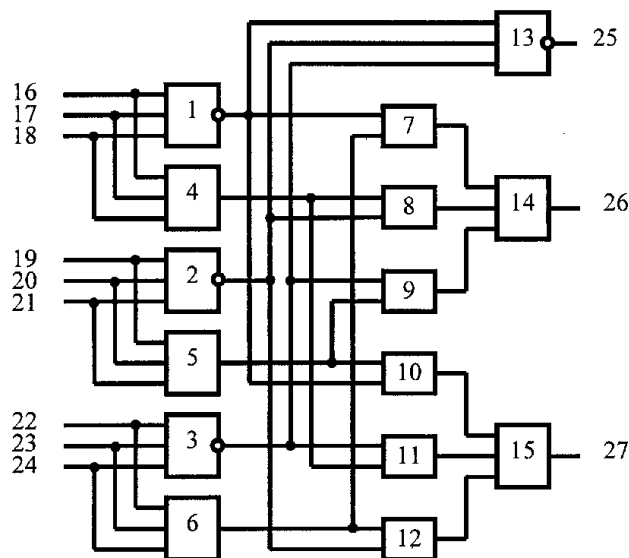
(54) **СУММАТОР УНИТАРНЫХ КОДОВ ПО МОДУЛЮ ТРИ**

(21) Номер заявки: а 19980153
(22) 1998.02.17
(46) 2000.12.30

(71) Заявители: Белорусский государственный университет, Белорусский государственный экономический университет (ВУ)
(72) Авторы: Супрун В.П., Седун А.М. (ВУ)
(73) Патентообладатели: Белорусский государственный университет, Белорусский государственный экономический университет (ВУ)

(57)

Сумматор унитарных кодов по модулю три, содержащий шесть элементов И и два элемента ИЛИ, выход i -го ($i = 1, 2$) из которых соединен с i -м выходом сумматора, а j -й ($j = 1, 2, 3$) вход соединен с выходом $(3i + j - 3)$ -го элемента И, отличающийся тем, что в него дополнительно введены элемент СЛОЖЕНИЕ ПО МОДУЛЮ ДВА с инверсным выходом, три элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и три элемента ИЛИ-НЕ, j -й вход k -го ($k = 1, 2, 3$) из которых соединен с j -м входом k -го элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и с входом "равно $k-1$ " j -го операнда, выход первого элемента ИЛИ-НЕ соединен с первыми входами элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, первого и четвертого элементов И, выход второго элемента ИЛИ-НЕ соединен со вторым входом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА и с первыми входами второго и шестого элементов И, выход третьего элемента ИЛИ-НЕ соединен с третьим входом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА и первыми входами третьего и пятого элементов И, выход первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ соединен со вторыми входами второго и пятого элементов И, выход второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ соединен со вторыми входами третьего и четвертого элементов И, выход третьего элемента ИСКЛЮЧАЮЩЕЕ ИЛИ соединен со вторыми входами первого и шестого элементов И, выход элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА соединен с третьим выходом сумматора.



(56)

1. SU 1403060 AI, 1988.

2. SU 1182511 A, 1985.

3. Долгов А. И. Диагностика устройств, работающих в системе остаточных классов. - М.: Радио и связь, 1982. - С. 16.

Изобретение относится к области вычислительной техники и микроэлектроники и может быть использовано для построения средств аппаратурного контроля и цифровых устройств, работающих в системе остаточных классов.

Известен сумматор унитарных кодов по модулю три, который содержит девять элементов И, три элемента ИЛИ, шесть входов и три выхода [1]. Сложность сумматора по числу входов логических элементов равна 27, а быстродействие - 2τ , где τ - задержка на логический элемент.

Недостатком сумматора является высокая конструктивная сложность, поскольку для выполнения операции сложения трех унитарных кодов по модулю три требуется два известных сумматора.

Наиболее близким по функциональным возможностям и конструкции техническим решением к предлагаемому является сумматор m унитарных кодов по модулю k , который при $k = 3$ и $m = 3$ содержит двадцать семь элементов И и три элемента ИЛИ [2]. Сложность сумматора равна 108, а быстродействие - 2τ .

Недостатком известного сумматора является высокая конструктивная сложность.

Изобретение направлено на решение технической задачи понижения конструктивной сложности сумматора унитарных кодов по модулю три.

Сумматор унитарных кодов по модулю три, содержащий шесть элементов И и два элемента ИЛИ, выход i -го ($i = 1, 2$) из которых соединен с i -м выходом сумматора, а j -й ($j = 1, 2, 3$) вход соединен с выходом $(3i + j - 3)$ -го элемента И. В отличие от прототипа в него дополнительно введены элемент СЛОЖЕНИЕ ПО МОДУЛЮ ДВА с инверсным выходом, три элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и три элемента ИЛИ-НЕ, j -й вход k -го ($k = 1, 2, 3$) из которых соединен с j -м входом k -го элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и с входом "равно $k-1$ " j -го операнда. Выход первого элемента ИЛИ-НЕ соединен с первыми входами элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, первого и четвертого элементов И. Выход второго элемента ИЛИ-НЕ соединен со вторым входом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА и с первыми входами второго и шестого элементов И. Выход третьего элемента ИЛИ-НЕ соединен с третьим входом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА и первыми входами третьего и пятого элементов И. Выход первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ соединен со вторыми входами второго и пятого элементов И. Выход второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ соединен со вторыми входами третьего и четвертого элементов И. Выход третьего элемента ИСКЛЮЧАЮЩЕЕ ИЛИ соединен со вторыми входами первого и шестого элементов И. Выход элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА соединен с третьим выходом сумматора.

Основной технической результат изобретения заключается в понижении конструктивной сложности сумматора унитарных кодов по модулю три. Названный технический результат достигается путем введения в логическую схему сумматора унитарных кодов по модулю три новых логических элементов (элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, элементов ИЛИ-НЕ и элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА с инверсным выходом).

На чертеже представлена схема сумматора унитарных кодов по модулю три.

Сумматор унитарных кодов по модулю три содержит три элемента ИЛИ-НЕ 1, 2 и 3, три элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 4, 5 и 6, шесть элементов И 7, 8, ..., 12, элемент СЛОЖЕНИЕ ПО МОДУЛЮ ДВА с инверсным выходом 13, два элемента ИЛИ 14 и 15, девять входов 16, 17, ..., 24 и три выхода 25, 26 и 27.

Сумматор унитарных кодов по модулю три работает следующим образом. На входы 16, 19 и 22 сумматора поступает унитарный двоичный код первого операнда $A = (a_0, a_1, a_2)$, на входы 17, 20 и 23 – унитарный двоичный код второго операнда $B = (b_0, b_1, b_2)$, а на входы 18, 21 и 24 – унитарный двоичный код третьего операнда $C = (c_0, c_1, c_2)$, где $a_0, a_1, a_2, b_0, b_1, b_2, c_0, c_1, c_2 \in \{0, 1\}$. При этом $a_k = 1$ ($b_k = 1, c_k = 1$) тогда и только тогда, когда $A = k \pmod{3}$ ($B = k, C = k \pmod{3}$), где $k = 0, 1, 2$. На выходах 25, 26 и 27 сумматора формируется унитарный двоичный код результата суммы $S = (s_0, s_1, s_2)$, где $s_0, s_1, s_2 \in \{0, 1\}$. При этом $s_k = 1$ тогда и только тогда, когда $A + B + C = k \pmod{3}$.

Первообразная заявляемого сумматора унитарных кодов по модулю имеет вид:

$$s_0 = \overline{(a_0 \vee b_0 \vee c_0)} \oplus \overline{(a_1 \vee b_1 \vee c_1)} \oplus \overline{(a_2 \vee b_2 \vee c_2)},$$

$$s_1 = \overline{(a_0 \vee b_0 \vee c_0)} (\overline{a_2 b_2 c_2} \vee \overline{a_2 b_2 c_2} \vee \overline{a_2 b_2 c_2}) \vee$$

$$\vee \overline{(a_1 \vee b_1 \vee c_1)} (\overline{a_0 b_0 c_0} \vee \overline{a_0 b_0 c_0} \vee \overline{a_0 b_0 c_0}) \vee$$

$$\vee \overline{(a_2 \vee b_2 \vee c_2)} (\overline{a_1 b_1 c_1} \vee \overline{a_1 b_1 c_1} \vee \overline{a_1 b_1 c_1}),$$

BY 3674 C1

$$s_2 = \overline{(a_0 \vee b_0 \vee c_0)} (\overline{a_1 b_1 c_1} \vee \overline{a_1 b_1 \overline{c_1}} \vee \overline{a_1 \overline{b_1} c_1}) \vee \\ \vee \overline{(a_2 \vee b_2 \vee c_2)} (\overline{a_0 b_0 c_0} \vee \overline{a_0 b_0 \overline{c_0}} \vee \overline{a_0 \overline{b_0} c_0}) \vee \\ \vee \overline{(a_1 \vee b_1 \vee c_1)} (\overline{a_2 b_2 c_2} \vee \overline{a_2 b_2 \overline{c_2}} \vee \overline{a_2 \overline{b_2} c_2}).$$

Работа сумматора унитарных кодов по модулю три описывается таблицей.

Достоинством сумматора унитарных кодов по модулю три является низкая конструктивная сложность устройства по числу входов логических элементов, равная 39, а также относительно высокое быстродействие, которое вычисляется как 3τ , где τ - задержка на логический элемент.

Таблица, описывающая работу сумматора унитарных кодов по модулю три

Унитарный двоичный код первого операнда A = (a ₀ , a ₁ , a ₂)			Входы						Выходы		
			Унитарный двоичный код второго операнда B = (b ₀ , b ₁ , b ₂)			Унитарный двоичный код третьего операнда C = (c ₀ , c ₁ , c ₂)			Унитарный двоичный код результата суммы S = (s ₀ , s ₁ , s ₂)		
a ₀	a ₁	a ₂	b ₀	b ₁	b ₂	c ₀	c ₁	c ₂	S ₀	S ₁	S ₂
16	19	22	17	20	23	18	21	24	25	26	27
1	0	0	1	0	0	1	0	0	1	0	0
0	1	0	1	0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	0	0	0	0	1
1	0	0	0	1	0	1	0	0	0	1	0
0	1	0	0	1	0	1	0	0	0	0	1
0	0	1	0	1	0	1	0	0	1	0	0
1	0	0	0	0	1	1	0	0	0	0	1
0	1	0	0	0	1	1	0	0	1	0	0
0	0	1	0	0	1	1	0	0	0	1	0
1	0	0	1	0	0	0	1	0	0	1	0
0	1	0	1	0	0	0	1	0	0	0	1
0	0	1	1	0	0	0	1	0	1	0	0
1	0	0	0	1	0	0	1	0	0	0	1
0	1	0	0	1	0	0	1	0	1	0	0
0	0	1	0	1	0	0	1	0	0	1	0
1	0	0	0	0	1	0	1	0	1	0	0
0	1	0	0	0	1	0	1	0	0	1	0
0	0	1	0	0	1	0	1	0	0	0	1
1	0	0	1	0	0	0	0	1	0	0	1
0	1	0	1	0	0	0	0	1	1	0	0
0	0	1	1	0	0	0	0	1	0	1	0
1	0	0	0	1	0	0	0	1	1	0	0
0	1	0	0	1	0	0	0	1	0	1	0
0	0	1	0	1	0	0	0	1	0	0	1
1	0	0	0	0	1	0	0	1	0	1	0
0	1	0	0	0	1	0	0	1	0	0	1
0	0	1	0	0	1	0	0	1	1	0	0